

[自控·检测]

DOI:10.3969/j.issn.1005-2895.2020.06.011

基于FPGA的梯形加减速运动控制算法

胡呈祖

(工业和信息化部电子第五研究所, 广东 广州 510610)

摘要:针对运动控制系统加减速控制算法实现难,占用硬件资源多的缺点,在分析梯形加减速算法原理的基础上,笔者提出了基于现场可编程门阵列(FPGA)通过查表法实现加减速控制的方案。文中给出了速度数据表的建立方法和梯形加减速控制的RTL视图,利用MATLAB对算法进行了功能仿真,搭建实验平台对算法进行验证。实验结果表明:以查表的方式进行梯形加减速控制,运行速度曲线平滑、系统实时性高、占用FPGA资源少,对于优化运动控制系统轨迹响应具有重要意义。

关键词:运动控制;梯形加减速;现场可编程门阵列;查表法

中图分类号:TP273;TH-39

文献标志码:A

文章编号:1005-2895(2020)06-0060-04

Trapezoid Acceleration and Deceleration Motion Control Algorithm Based on FPGA

HU Chengzu

(Fifth Research Institute of Electronics of Ministry of Industry and Information Technology, Guangzhou 510610, China)

Abstract: Aiming at the shortcomings that the acceleration and deceleration control algorithm of motion control system is difficult to implement and takes up more hardware resources, a look-up table scheme of acceleration and deceleration control based on the FPGA was put forward on the basis of the analysis of the principle of trapezoid acceleration and deceleration algorithm. The method of building velocity data table and RTL view of trapezoid acceleration and deceleration control were presented. The algorithm was simulated by MATLAB and an experimental platform was built to verify the algorithm. The experimental results show that the trapezoidal acceleration and deceleration control based on look-up table has smooth running speed curve, high real-time performance and less FPGA resources occupancy, which is of great significance for optimizing the trajectory response of motion control system.

Keywords: motion control; trapezoid acceleration and deceleration; FPGA (Field Programmable Gate Array); look-up table method

加减速控制是实现运动控制系统高实时性的瓶颈^{[1]146}。好的加减速控制算法可保证机床运行平稳,减少冲击、失步和机械磨损,并能优化系统运行轨迹和响应速度,提高加工效率和加工精度^[2-3]。在速度规划算法中,梯形加减速控制算法计算最简单,系统加减速时间短,广泛应用于数控系统^[4-5]。

现场可编程门阵列(Field Programmable Gate Array, FPGA)具有工作频率高、集成度高及硬件设计可软件化的特点。丰富的逻辑和寄存器资源,便于定

制复杂逻辑电路,且设计过程中可根据实际需要灵活更改和修正设计,其并行执行控制指令的方式可极大满足高速电子线路的设计需求^[6-7]。

利用FPGA进行加减速控制方面的研究:刘鹏^{[1]148}等利用滤波器解决了梯形加减速加速度跳变的问题,在FPGA上实现了梯形加减速控制;李庆华^[8]指出3.7 m的天线系统采用梯形加减速算法,在大角度调转时,天线能够平稳而快速地指向目标位置,无超调和震荡现象的发生。

收稿日期:2020-06-10;修回日期:2020-08-30

第一作者简介:胡呈祖(1988),男,湖南浏阳人,工学硕士,工程师,主要研究方向为机电一体化产品开发和應用。E-mail: 825028885@qq.com

在上述研究的基础上,基于 FPGA,笔者提出了通过查表法实现梯形加减速控制的方案,给出了速度数据表的建立方法和梯形加减速控制的 RTL 视图,最后进行了功能仿真和实验验证。该加减速方案易于实现、实时性高,在满足精度和可靠性的前提下,能有效减少开发难度。

1 梯形加减速算法

梯形加减速原理^[9]:运动开始后,在起始处以恒定不变的加速度一直加速到最大速度 $V_{\max}$,然后保持匀速运行,最后以恒定的加速度减速到最终速度 V_{end} ,其速度和加速度曲线原理如图 1 所示。

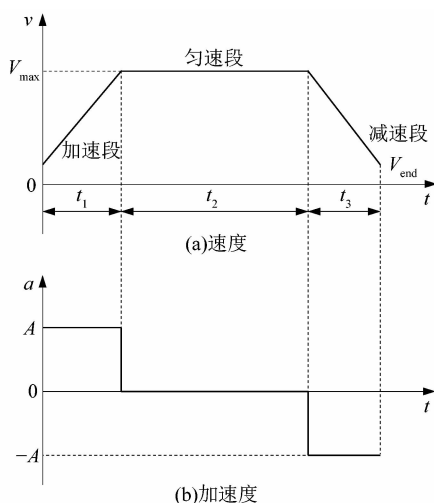


图 1 速度和加速度曲线原理图

Figure 1 Schematic diagram of speed and acceleration curve

梯形加减速控制可分为以下 3 个阶段:

1) 加速阶段。当前速度大于前一进给速度时,处于加速阶段,可设定起始速度 V_s 和需要达到的最大速度 $V_{\max}$ 。

2) 匀速阶段。该阶段进给的速度保持不变。

3) 减速阶段。加速度为 $\alpha = -A$,与加速阶段的加速度大小相等,方向相反。实际应用过程中,尽量避免速度拐点的产生,以免引起加工的不稳定。

梯形加减速算法的实现过程如图 2 所示,具体可分为以下步骤:

1) 参数初始化。包括终点位置、开始速度、最大速度 $V_{\max}$ 、终止速度 V_{end} 和加速度。

2) 减速距离判断。先计算剩余距离 l_r 和减速距离 l_d ,若 $l_d \geq l_r$,则减速,否则进入匀速或者是加速的判断。

3) 当 $l_r > l_d$,若当前速度 V_{cur} 等于最大速度 $V_{\max}$,

则匀速,否则加速,同时进行第 2) 步的判断。

4) 进入减速阶段后,如果 $V_{\text{cur}} = V_{\text{end}}$,则判断是否到达目标位置,否则继续减速。

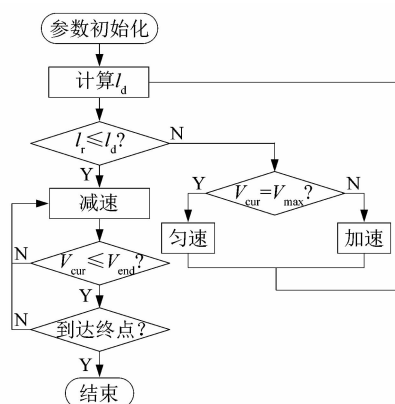


图 2 梯形加减速算法流程图

Figure 2 Trapezoid acceleration and deceleration algorithm flow chart

2 梯形加减速算法的 FPGA 实现

2.1 梯形加减速速度数据表的建立

对于步进电机而言,因为其矩频特性和运动方式的步进性,可通过对其加减速曲线进行离散化处理,获取相应的速度数据表。程序计步的方式软件上实现虽然简单,但是频率阶梯之间跳跃太大,易引起失步^[10]。脉冲计步的方式是依据等步数的原理对加减速曲线离散化,其过程如图 3 所示, $f(t)$ 对时间的等面积离散如图 4 所示。获取离散的频率数值后,制成数据表,存到控制器的 ROM 中。此法使得步进电机在低频段加速时间相对较长,在高频段的加速时间少,满足此时高速运行要求,符合步进电机的动态特性,能有效减小失步的产生。在系统运行过程中,通过查表的方式直接加载数值,减少运算时间,有效提高响应速度。一般而言,由于加速和减速过程速度曲线的对称性,实际应用时,可采用一个数据表,只是减速过程采用逆向查表。

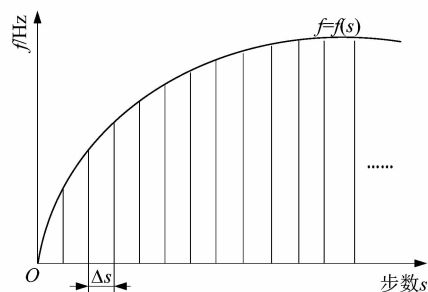


图 3 离散过程

Figure 3 Discrete process

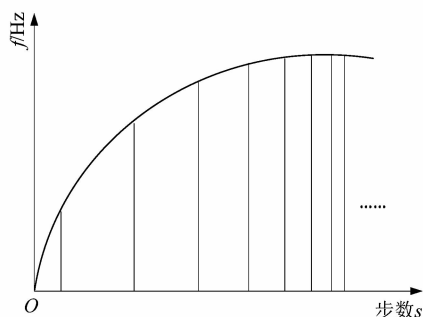


图4 等面积离散

Figure 4 Equal area discretization

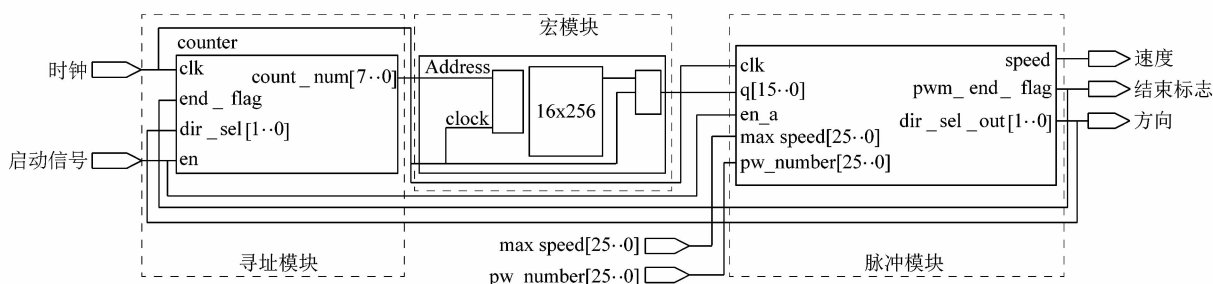


图5 梯形加减速算法 RTL 视图

Figure 5 RTL view of trapezoid acceleration and deceleration algorithm

寻址模块主要是获取宏模块中指定地址里的数据,通过方向引脚控制寻址方向,由结束标志引脚数值的改变,实现对数据表正向或者是逆向的读取,最后由引脚 count_num 输出地址信号。宏模块使用 QUARTUS II 编译环境内置,设置地址线宽度 8 bit, 256 字节,数据宽度 16 bit,将速度数据表存于宏模块,通过地址的改变即可读出对应的数据。值得注意的是,宏模块不是真正意义上的 ROM,掉电后数据即丢失,需重新设置。脉冲模块主要是将宏模块输出的频率数据转化成脉冲输出,同时根据脉冲数量,控制寻址模块,输出指定频率的脉冲,实现加减速控制。

3 仿真分析

设定目标位置为 442 000 脉冲,起始速度和终止速度均为 100 脉冲/周期,最大速度值 500 脉冲/周期,加速阶段加速度和减速阶段加速度均为 1 脉冲/周期,根据图 2 所述流程,用 MATLAB 进行仿真,梯形加减速速度仿真曲线如图 6 所示,整个过程速度无突变。将表 1 中十六进制的数据表加载到 FPGA 的宏模块中,根据图 5 所示加减速模块 RTL 图,设起始和终止频率为 100 Hz(十六进制数为 0x64),脉冲数为 300,最大频率为 500 Hz(十六进制数为 0x1f4),通过

2.2 集成开发环境 QUARTUS II 简介

QUARTUS II 是 Altera 公司提供的专业的 FPGA 开发软件,具有可视化和集成化的设计环境,应用于多数 FPGA 器件,支持 Verilog HDL、原理图及 VHDL (very-high-speed integrated circuit hardware description language) 等设计输入形式。文中梯形加减速算法的实现,是选用 Altera 公司 EP2 系列的 FPGA 芯片,基于 QUARTUS-II 环境来进行功能模块的设计。

2.3 梯形加减速功能模块构建

梯形加减速模块如图 5 所示,由 3 个模块组成:寻址模块、宏模块和脉冲模块。

ModelSim 仿真,结果如图 7 所示。由图 7 可知,加速阶段 ($\text{dir_sel} = 00$)、匀速阶段 ($\text{dir_sel} = 10$)、减速阶段 ($\text{dir_sel} = 01$) 脉冲数均为 100,输出脉冲呈现明显的加减速,表明图 5 梯形加减速功能模块能实现电机加减速控制。

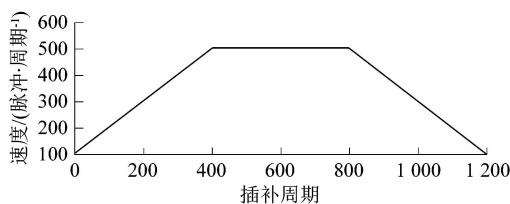


图6 速度仿真曲线

Figure 6 Speed simulation curve

表1 速度数据表

Table 1 Speed data sheet

地址序号	数据	地址序号	数据
+0	0x00	+4	0x190
+1	0x00	+5	0x12c
+2	0x00	+6	0xc8
+3	0x1f4	+7	0x64

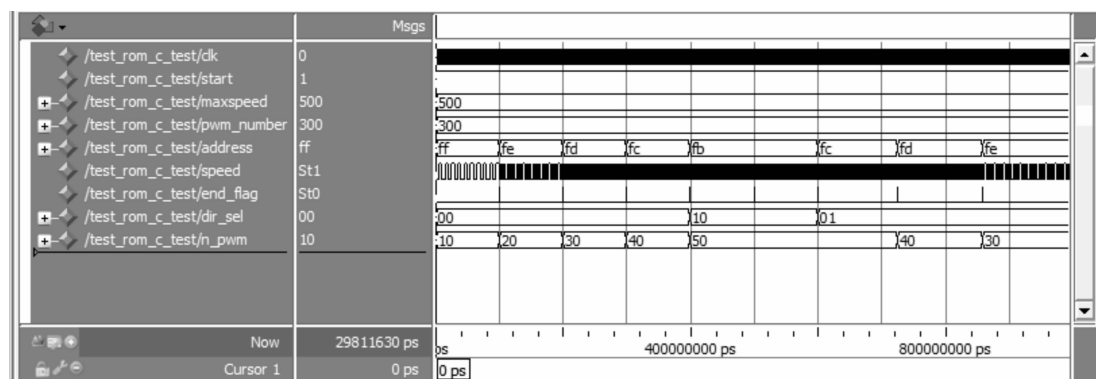


图7 梯形加减速仿真结果

Figure 7 Trapezoid acceleration and deceleration simulation results

4 实验验证

将步进电机驱动器通过线缆与步进电机相连,电机转轴上安装编码器,驱动器和编码器经线缆与FPGA控制板相连,以此搭建实验平台。FPGA控制板发送加减速控制指令给步进电机驱动器,驱动器接收到指令后,驱动电机转动,通过12位线数为4 096的编码器将获取到的电机位置信息反馈给控制板,为了便于分析,将控制板处理后的位置信息数据通过串口发送到PC机上。设置起始频率和终止频率为100 Hz,终点位置15 000脉冲,最大频率25 kHz,加速度为125 脉冲/ ms^2 (加速阶段和减速阶段相同),每1 ms采集编码器的信息,并将其反馈至PC端,系统运行后,结果如图8所示。由图可知,通过查表的方式,很好地实现了梯形加减速控制。

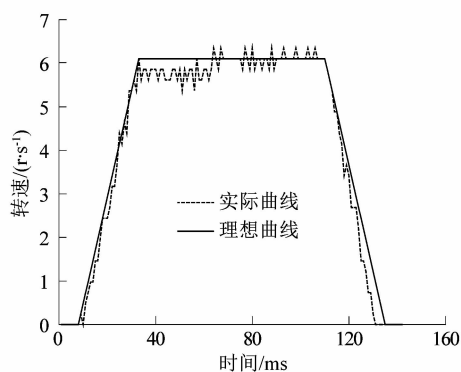


图8 实际运动曲线与理想曲线对比

Figure 8 Comparison of actual motion curve and ideal curve

5 结语

由实验结果可知:由于存在外部环境振动和干扰,

采用笔者提出的控制的方案,步进电机从加速阶段到匀速阶段过渡的短时内,速度存在较大波动,但和理想速度曲线相比相差较小,实际应用时,可通过使用屏蔽线缆等防干扰措施来消除。课题组基于FPGA以查表的方式进行梯形加减速控制,实现简单,实时性高,不仅可以满足工业运动控制的要求,对于优化运动控制系统轨迹响应具有一定意义。

参考文献:

- [1] 刘鹏,罗衍涛,陈成军,等.基于FPGA的运动控制系统加减速算法设计[J].仪表技术与传感器,2017(6):145-149.
- [2] 韩业鹏,王孝伟,陈从桂,等.S曲线加减速控制在数控机床研究中的应用进展[J].机电工程技术,2020,49(3):170.
- [3] CHEN Qizhi,ZHANG Chengrui,NI Hepeng,et al. Trajectory planning method of robot sorting system based on S-shaped acceleration/deceleration algorithm[J]. International Journal of Advanced Robotic Systems,2018,15(6):13.
- [4] 司慧晓.数控加工中加减速控制及平滑算法的研究与实现[D].沈阳:中国科学院沈阳计算技术研究所,2017:42-43.
- [5] JIA Fang,WU Xingyu,MAO Yuliang. Research and implementation of real-time computing algorithm of S curve acceleration and deceleration for step motor[J]. Applied Mechanics and Materials,2016,835:714.
- [6] 陈亚,史钊亮,高锦宏,等.基于STM32+FPGA的六自由度机器人运动控制器设计[J].机械设计与制造,2020(4):242.
- [7] 蒋文坚.一种基于FPGA的步进电机伺服阀控制器设计[J].微电机,2019,52(9):98.
- [8] 李庆华.梯形加减速算法在伺服系统中的应用研究[J].无线电工程,2016,46(7):58.
- [9] 叶荫民.数控系统的加减速控制算法及其实现[D].兰州:兰州交通大学,2019:31-32.
- [10] 魏磊.步进电机的精确速度和位移控制研究[J].科技传播,2015,7(24):126.